

A

Instrucciones generales para la realización de este examen

La respuesta debe escribirse en el hueco existente a continuación de cada pregunta con letra clara.

Cada respuesta correcta suma un punto. Cada respuesta incorrecta, ilegible o vacía no suma ni resta. El total de puntos se dividirá entre el total de preguntas y se multiplicará por 10 para obtener la nota del examen.

El siguiente programa para la CPU teórica muestra una cadena en pantalla en la esquina superior izquierda cambiando de color entre blanco sobre fondo negro y negro sobre fondo blanco. Simultáneamente, en la misma pantalla, en la primera posición (columna 0) de la tercera fila (fila 2) aparecerá la última tecla que se haya pulsado en el teclado. Para ello se utiliza:

- El periférico pantalla, que estará mapeado en la posición F000h, y el periférico teclado, que estará mapeado en la posición F700h, con vector de interrupción 1.
- El procedimiento **escribe_pantalla**: Recibe por la pila la dirección base de la cadena y el código de color a utilizar, y escribe dicha cadena con esa combinación de colores en la esquina superior izquierda de la interfaz de pantalla.
- La rutina de servicio **rutina_teclado**: Lee la tecla que se ha pulsado y la escribe en pantalla.
- La cadena a escribir es (literalmente sin los caracteres angulados): <<Cadena de color>>. Esta cadena debe definirse en la sección de datos y, para que el programa funcione, debe ir seguida del carácter nulo (código ASCII 0).

```
ORIGEN 400h
INICIO main
.PILA XXXXh ; Eliminado intencionadamente
.DATOS
    ----- Datos -----
.CODIGO

PROCEDIMIENTO rut_teclado
    PUSH R0
    PUSH R1
    PUSH R2
    MOVL R0, 0h
    MOVH R0, 0F7h
```

```
MOV R1, [R0]
MOVH R1, 7h
----- 1 -----
MOV [R2], R1
POP R2
POP R1
POP R0
IRET
FINP

PROCEDIMIENTO escribe_pantalla
    PUSH R6
    MOV R6, R7
    PUSH R0
    PUSH R1
    PUSH R2
    PUSH R3
    PUSH R4
    ; Recuperar en R4 el color
    ----- 2 -----
    ; Recuperar en R0 la direccion de cadena
    INC R6
    MOV R0, [R6]
    ; Cargar la dir. base de pantalla
    MOVL R1, 0h
    MOVH R1, 0F0h

    ; Escribir la cadena con sus colores
    ; (para cuando encuentra el ASCII cero)
    XOR R3, R3, R3
bucle:
    MOV R2, [R0]
    COMP R2, R3
    BRZ fin_bucle

    OR R2, R2, R4
    MOV [R1], R2
    INC R0
    INC R1
    JMP bucle

fin_bucle:
    POP R4
    POP R3
    POP R2
    POP R1
    POP R0
    POP R6
    RET
FINP
```

```
main:
    MOVL R0, 1
    MOVH R0, 0
    MOVL R1, BYTEBAJO DIRECCION rut_teclado
    MOVH R1, BYTEALTO DIRECCION rut_teclado
    MOV [R0], R1
    ----- 3 -----
    ; Cargar direccion cadena
    MOVL R0, BYTEBAJO DIRECCION cad
    MOVH R0, BYTEBAJO DIRECCION cad
    PUSH R0

bucle_main:

    ; Cargar atributo color
    MOVL R0, 0h
    MOVH R0, 7h
    PUSH R0

    CALL escribe_pantalla

    ----- 4 -----

    ; Cargar atributo color
    MOVL R0, 0h
    MOVH R0, 38h
    PUSH R0

    CALL escribe_pantalla

    INC R7

    JMP bucle_main
FIN
```

La figura de la página siguiente muestra un momento de la ejecución del programa.

- Después de haber generado una interrupción y de recibir de la CPU la señal INTA, ¿cuál es el primer número que la interfaz del teclado envía por el bus de datos?

0001h

- ¿En qué dirección de memoria se encuentra almacenada la primera instrucción de la rutina de teclado?

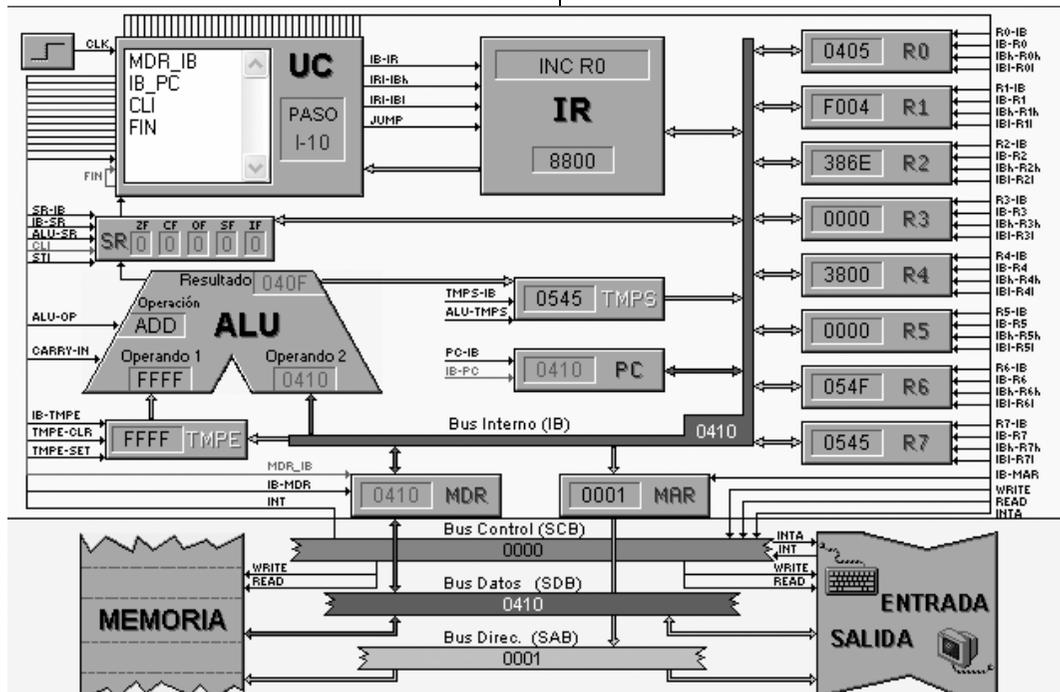
0410h

– ¿Qué instrucción o instrucciones falta/n en -- 1 --?

```
MOVL R2, 1Eh
MOVh R2, 0F0h
```

– ¿Qué instrucción o instrucciones falta/n en -- 3 --?

```
STI
```



– ¿Qué instrucción o instrucciones falta/n en -- 2 --?

```
INC R6
INC R6
MOV R4, [R6]
```

– Atendiendo al estado del simulador representado por la presente figura. ¿Cuál será la próxima instrucción que ejecutará el simulador?

```
PUSH R0
```

– ¿Qué instrucción o instrucciones falta/n en -- 4 --?

```
INC R7
```

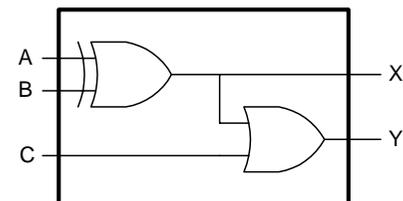
– ¿Qué tamaño mínimo debe tener la pila? **Contestar en decimal.**

14

– Define la sección de datos del programa (hueco -- **Datos --**)

cad VALOR "Cadena de color", 0

Se pretende rediseñar el circuito de la figura adjunta utilizando un array lógico programable (PLA).



– ¿Cuántas puertas AND y OR debe tener dicho array lógico programable?

AND: 6 OR: 2

— La señal de reloj que llega a la unidad de control de la CPU teórica tiene una frecuencia de 130 MHz. Se sabe que en un instante determinado se ejecutan dos instrucciones seguidas: la primera introduce en la pila el valor contenido en el registro R2 y la segunda desapila ese valor introduciéndolo en el registro R3. ¿Cuánto tiempo invierte la CPU teórica en la ejecución de las dos instrucciones? **Expresa el resultado en microsegundos (µs).**

0,1

— Completa los caracteres que faltan en el interior de las casillas, teniendo en cuenta los caracteres mostrados, el código ASCII en hexadecimal de todos los caracteres, y que, si se efectúa la operación XOR sobre los códigos ASCII de los caracteres 'F' y 'f', el resultado es 20h.

46 h	65 h	62 h	32h	6Bh	35 h
F	e	b	2	k	5

Aparece en el mercado una nueva consola de videojuegos, la X32, cuya CPU tiene 32 líneas de direcciones y 32 líneas de datos. El espacio de direcciones accesibles por la CPU está implementado mediante un único dispositivo de memoria formado por chips con organización 512Mx8. Este dispositivo da soporte a las primeras 2 Gpalabras del espacio de direccionamiento de la CPU. Dentro del dispositivo, los chips están organizados en bancos numerados de forma creciente (el banco que da soporte a las direcciones más bajas es el cero, el siguiente banco es el 1, etc.).

— ¿Cuántos de esos chips de organización 512Mx8 son necesarios para implementar el dispositivo de memoria de la X32?

16

— Cuando se ejecuta la versión para X32 del mítico Space Invaders, la rutina en ensamblador encargada de la detección de colisión de los elementos participantes en el juego (las naves y los disparos) ocupa las palabras entre las posiciones 1535M y 1537M (ambas inclusive). ¿Qué bancos contienen el código de esa rutina?

2 y 3

— ¿Qué rango de líneas del bus de memoria irán conectadas al decodificador del dispositivo de memoria? Contestar en el formato **AX-AY**, sabiendo que la línea menos significativa del bus de memoria se denomina **A0**. Por ejemplo, **A20-A23**.

A29-A30

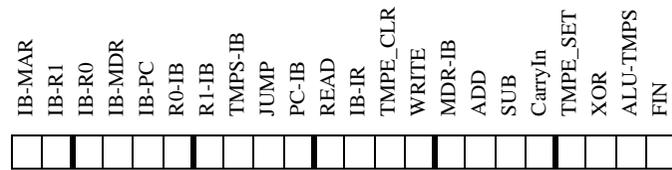
— ¿Cuál es la máxima diferencia entre dos números negativos consecutivos en el formato de coma flotante IEEE-754? (Responder en forma de potencia de dos)

2^{104}

— Se pretende efectuar una operación aritmética con una ALU de 9 bits que sigue el diseño de la utilizada en la CPU teórica. Los dos operandos son: **operando A**, el número -136d expresado en C2; **operando B**, el número -136d expresado en formato signo magnitud. ¿Cuál será el resultado de la operación A - B y cuál será el valor de los bits del registro de estado? Expresar el resultado en **HEXADECIMAL**.

Resultado: 1F0 ZF= 0 OF= 0 SF= 1 CF= 1

Una unidad de control microprogramada para la CPU elemental produce palabras de control de 61 bits, cuyos 22 bits inferiores se interpretan en la forma siguiente:



— En un instante dado, la palabra de control toma el valor ...048100h y, en ese mismo instante, IR contiene el valor 1C20h. ¿Cuál será la próxima palabra de control que emitirá la unidad de control? **Expresa el resultado en hexadecimal utilizando 6 cifras.**

...000001h

Se desea ampliar el juego de instrucciones de la CPU elemental, añadiendo una instrucción nueva (NEG [Ri]), que toma el registro Ri como índice que apunta a una dirección de memoria y calcula el complemento a 2 (C2) del contenido de la misma, dejando el resultado en esa posición de memoria.

— Completar la tabla (que aparece en la columna siguiente) con las señales de control que se generan durante la ejecución de la instrucción NEG [R4]. **Debe utilizarse el mínimo número de pasos posible.**

4	R4-IB, IB-MAR, READ
5	Ciclo de espera
6	MDR-IB, TMPE-CLR, SUB, ALU-SR, ALU-TMPS
7	TMPS-IB, IB-MDR, WRITE
8	FIN
9	
10	

— ¿Cuales de las siguientes afirmaciones son **FALSAS**? (Puedes responder "ninguna" si así lo consideras).

- a) El número 64,875 no tiene representación exacta en el formato IEEE-754 simple.
- b) En un sistema digital secuencial, las salidas del sistema (en un instante dado) dependen solamente del valor de las entradas del sistema en ese mismo instante.
- c) Sea A una cantidad binaria de 3 bits representada mediante tres líneas de entrada de un sistema digital combinacional (A_2, A_1 y A_0 , y de forma que el subíndice indica lo significativo que es el bit) y sea $f = \overline{A_2} \cdot \overline{A_1} \cdot A_0 + \overline{A_2} \cdot A_1 \cdot \overline{A_0} + A_2 \cdot \overline{A_1} \cdot \overline{A_0} + A_2 \cdot A_1 \cdot A_0$ la función booleana que expresa el comportamiento del sistema, se puede afirmar que la salida f vale '1' siempre que la cantidad A tiene un número impar de bits cuyo valor es '1'.
- d) El número de líneas del bus de direcciones que van al decodificador de un dispositivo de memoria es igual a x, siendo 2^x el número de bancos que conforman dicho dispositivo de memoria.

A, B