

A

Instrucciones generales para la realización de este examen

La respuesta debe escribirse en el hueco existente a continuación de cada pregunta **con letra clara**.

Cada respuesta correcta suma un punto. Cada respuesta incorrecta, ilegible o vacía no suma ni resta. El total de puntos se dividirá entre el total de preguntas y se multiplicará por 10 para obtener la nota del examen.

El siguiente programa para la CPU teórica dibuja un asterisco en pantalla y lo mueve hacia a la izquierda cuando se pulsa la tecla 'o' y hacia la derecha cuando se pulsa la 'p'. Para ello utiliza tres elementos:

- La variable **pos**: Indica la posición actual donde está el asterisco.
- El procedimiento **mueve_asterisco**: Recibe por la pila un valor que indica el incremento que hay sumarle a **pos** para volver a pintar el asterisco. Antes de pintarlo, lo borra de la posición anterior.
- La rutina de servicio **rut_teclado**: Comprueba qué teclas se han pulsado. Si se pulsa una 'o', llama a **mueve_asterisco** con parámetro -1; si se pulsa una 'p', lo llama con parámetro 1; si es otra tecla no hace nada.

```
ORIGEN 400h
INICIO main
.PILA XXXXh ; Eliminado intencionadamente
.DATOS
    pos VALOR 0F000h
.CODIGO

PROCEDIMIENTO mueve_asterisco
    PUSH R6
    MOV R6, R7
    PUSH R0
    PUSH R1
    PUSH R2

    ; Recuperar en R0 el parámetro
    INC R6
    INC R6
    MOV R0, [R6]

    ; Recuperar posición actual en R1
    ; -- 1 --
    MOV R1, [R6] ; R1 = pos actual
```

```
; Escribir en blanco en la pos actual
MOVL R2, ' '
MOVH R2, 7
MOV [R1], R2

; Modificar pos y escribir el asterisco
ADD R1, R1, R0
MOVL R2, '*'
MOVH R2, 7
MOV [R1], R2
MOV [R6], R1 ; Actualizar pos

POP R2
POP R1
POP R0
POP R6
RET
FINP

PROCEDIMIENTO rut_teclado
    PUSH R0
    PUSH R1
    PUSH R2
    PUSH R3
    PUSH R6

    MOVL R1, 1h ; R1 = reg. control tecl.
    MOVH R1, 0FEh
    MOVL R2, 0 ; Hacer R2 = máscara
    MOVH R2, 1

bucle: ; Hacerlo mientras queden teclas
    MOV R3, [R1]
    AND R3, R3, R2
    BRZ no_hay_tecla

    DEC R1 ; R1 = reg. de datos
    MOV R3, [R1] ; R3 = tecla pulsada
    INC R1 ; R1 = reg. de control

    ; Comprobar la tecla pulsada
    MOVL R6, 'o'
    MOVH R6, 12h ; scan de la 'o'
    COMP R6, R3
    BRNZ no_es_o
    XOR R6, R6, R6
    DEC R6 ; Poner un -1 en R6
    PUSH R6
    CALL mueve_asterisco
    INC R7
    JMP bucle
```

```
no_es_o:
    MOVL R6, 'p'
    MOVH R6, 13h ; scan de la 'p'
    COMP R6, R3

    ; --2-- Saltar si es necesario
    MOVL R6, 1
    MOVH R6, 0
    PUSH R6
    CALL mueve_asterisco
    INC R7
    JMP bucle

no_hay_tecla:
    POP R6
    POP R3
    POP R2
    POP R1
    POP R0

    ; --3--
    FINP

main:
    XOR R0, R0, R0
    INC R0
    MOVL R1, BYTEBAJO DIRECCION rut_teclado
    MOVH R1, BYTEALTO DIRECCION rut_teclado
    MOV [R0], R1
    STI

    JMP -1
    FIN
```

La figura de la página siguiente muestra un momento de la ejecución del programa.

- Después de haber generado una interrupción y de recibir de la CPU la señal INTA, ¿cuál es el primer número que la interfaz del teclado envía por el bus de datos?

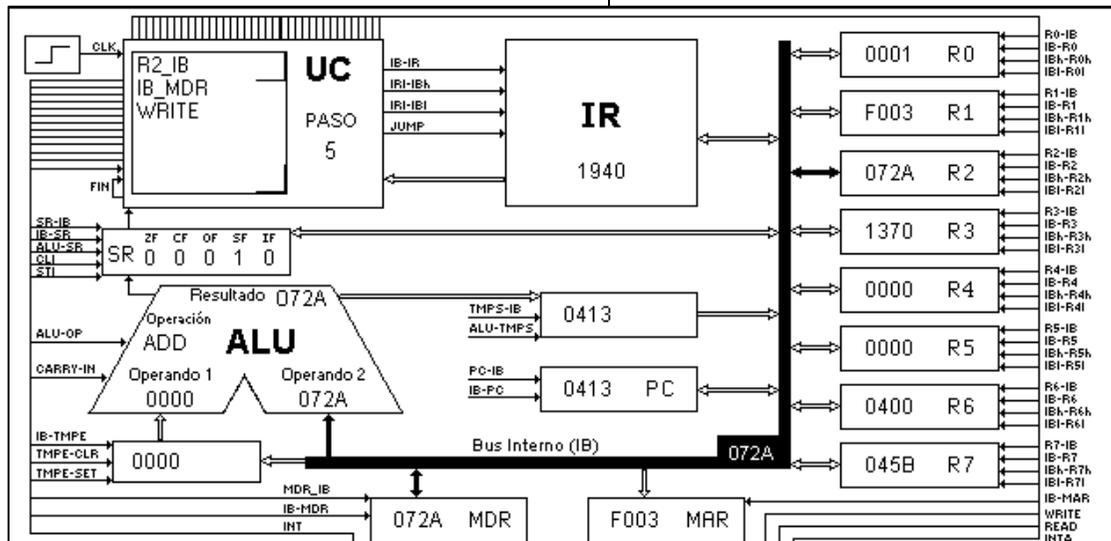
0001h

- ¿Cuál es el código ASCII de la 'p'? **Contestar en hexadecimal.**

70h

- ¿Qué instrucción o instrucciones falta/n en -- 2 --?

BRNZ bucle



– ¿Qué instrucción o instrucciones falta/n en -- **1** --?

MOVL R6, BYTEBAJO DIRECCION pos
MOVH R6, BYTEALTO DIRECCION pos

– Sabiendo que no se ha pulsado ninguna vez la tecla ‘o’, ¿cuántas veces como mínimo se habrá pulsado la tecla ‘p’ antes de llegar al instante mostrado en la figura?

3

– ¿Qué instrucción o instrucciones falta/n en -- **3** --?

IRET

– ¿Qué tamaño mínimo debe tener la pila? **Contestar en hexadecimal.**

0Dh

En un computador basado en la CPU Elemental se mapea sólo un dispositivo de memoria RAM a partir de la dirección C000h, que cubre el 25% del espacio direccionable. El dispositivo está construido a partir de chips que almacenan 2^{12} palabras de 1 byte cada una. Los chips se comienzan a numerar en 0 por la esquina superior izquierda.

– Si una nota del fabricante advierte que el chip 5 del dispositivo está defectuoso, ¿qué rango de direcciones de memoria se verá afectado? Responder en hexadecimal.

[E000h–EFFFh]

– ¿Cuántos dispositivos periféricos que soliciten la atención de la CPU a través de una interrupción para realizar operaciones de E/S se pueden conectar a este computador?

Ninguno

– ¿Cuál será el contenido de la posición CF55h si se sabe que almacena el número 251,375 en formato coma fija sin signo utilizando la mitad superior de la palabra para representar la parte entera y la mitad inferior para la parte fraccionaria? Responder en hexadecimal.

FB60h

En un sumador capaz de operar con cantidades de 7 bits, por una de sus entradas se introduce el número -4 codificado en complemento a 2. Por la otra, se introduce el código ASCII de la letra 'E'.

– ¿Cuál será el resultado de la suma? Responder en hexadecimal.

NOTA: el código ASCII de la ‘a’ es 61h. Además, se sabe que si se realiza una operación XOR bit a bit del código ASCII de la ‘Z’ con el de la ‘z’ el resultado es 20h.

41h

Durante la ejecución de una de las instrucciones del siguiente fragmento de código en la CPU Elemental,

```

MOVH R0, 0
MOVL R0, 16
Bucle: MOV R2, [R1]
        ADD R4, R4, R2
        INC R1
        DEC R0
        BRNZ Bucle
    
```

los registros de la CPU contienen los siguientes valores:

R0	000A	R4	001A
R1	7030	R5	0000
R2	0034	R6	1FFA
R3	0000	R7	7422
PC	7141	IR	4488

– Si la instrucción en ejecución acaba de finalizar su paso 3, ¿cuál será el próximo valor que aparecerá en el registro TMPS? Responder en hexadecimal.

004Eh

- ¿Qué valor hay almacenado en la dirección de memoria 713Eh? Responder en hexadecimal.

2010h

- ¿Cuáles de las siguientes afirmaciones son **CIERTAS**? (Puedes responder "ninguna" si así lo consideras.)

- La unidad de control de la CPU es un sistema digital secuencial.
- El número de direcciones a las que puede acceder la CPU elemental depende del número de líneas del bus de datos del sistema.
- El número de bancos en un dispositivo de memoria conectado al computador elemental depende del número de líneas del bus de datos.
- La CPU teórica accede a los dispositivos de entrada salida empleando las instrucciones MOV Rd, [Ri] y MOV [Ri], Rs.

a) y d)

- Se desea ampliar la ALU para que, además de las 4 operaciones habituales (las lógicas AND, OR y XOR y la aritmética de suma -o resta, si está activada dicha línea-), permita efectuar otras 39 operaciones más. ¿Cuántas líneas de selección de operación debería **como mínimo** tener esta ALU? Contestar en **decimal**.

6

coma flotante IEEE 754 en precisión simple.

- ¿Con qué cantidad decimal se corresponde? Responde con un número decimal donde no se incluya ninguna potencia de dos.

-67,625

Se pretende confeccionar una nueva instrucción para la CPU teórica, que permite efectuar la operación lógica NAND sobre dos operandos ubicados en memoria, dejando el resultado en un registro. El mnemónico de la nueva instrucción es:

NAND Rd, [Ri₁], [Ri₂] ; Rd ← [Ri₁] NAND [Ri₂]

La siguiente tabla muestra las señales de control necesarias en cada paso para implementar esta instrucción, tomando como ejemplo la instrucción NAND R0, [R1], [R2]:

4	R1-IB, IB-MAR, READ
5	Ciclo de espera
6	MDR-IB, IB-TMPE
7	R2-IB, IB-MAR, READ
8	Ciclo de espera
9	
10	TMPS-IB, IB-R0
11	R0-IB, TMPE-SET, XOR, ALU-SR, ALU-TMPS
12	TMPS-IB, IB-R0, FIN

- ¿Qué señales se activan en el paso 9?

MDR-IB, AND, ALU_TMPS

Se sabe que la CPU teórica emplea 5 milisegundos en ejecutar el siguiente fragmento de código:

```
XOR R3, R3, R2
MOV R2, [R4]
MOVL R3, FFh
MOV R5, R2
```

- ¿Cuántos milisegundos dura un ciclo?

0,25

Se sabe que las entradas de la ALU de 16 bits vista en clase tienen los siguientes valores:

- En el **operando A** se encuentra la combinación de bits que representa el -3 en formato exceso a Z con 16 bits y exceso central.
- En el **operando B** se encuentran los 16 bits más altos de la codificación del número $2^{-107}(1+2^{-7})$ en formato IEEE-754.

- **CarryIn** = 0, **Resta** = 1, **Op1** = 1 y **Op0** = 1.

Se recuerda que las ALUs elementales que componen la ALU de 16 bits tienen conectadas las salidas de una puerta AND, de una puerta OR, de una puerta XOR y el resultado de un sumador elemental, a las entradas e₀, e₁, e₂ y e₃ del multiplexador, respectivamente.

- ¿Cuál es el resultado obtenido en la salida? Expresar el resultado con **cuatro dígitos hexadecimales**.

75FCh

- ¿Cuáles de las siguientes afirmaciones son **CIERTAS**? (Puedes responder "ninguna" si así lo consideras.)

- El sistema UNICODE de representación de caracteres, al utilizar conjuntos distintos para distintas lenguas, permite la asignación del mismo código a distintos caracteres, siempre y cuando pertenezcan a conjuntos diferentes.
- Las CPUs con unidades de control microprogramadas reservan una parte de su espacio de direccionamiento en la memoria del sistema para almacenar la memoria de microprograma.
- La entrada/salida basada en muestreo periódico obliga a la CPU a derrochar tiempo en la consulta del estado de los periféricos.
- En la CPU teórica, el usuario, a través de un programa, NO puede cargar en el registro PC el valor que desee.

C